

⑨ 日本国特許庁 (JP) ⑩ 特許出願公開  
 ⑪ 公開特許公報 (A) 昭56-96303

⑫ Int. Cl.<sup>3</sup>  
 G 05 B 13/02  
 G 11 B 7/08  
 21/10

識別記号 庁内整理番号  
 7623-5H  
 7247-5D  
 7168-5D

⑬ 公開 昭和56年(1981)8月4日  
 発明の数 1  
 審査請求 未請求

(全 7 頁)

⑭ 信号波形記憶装置

⑮ 特 願 昭54-172559

⑯ 出 願 昭54(1979)12月28日

⑰ 発明者 後藤泰宏  
 門真市大字門真1006番地松下電器産業株式会社内  
 ⑱ 発明者 出口昌宏  
 門真市大字門真1006番地松下電器産業株式会社内

⑲ 発明者 若見昇

門真市大字門真1006番地松下電器産業株式会社内

⑲ 発明者 守屋充郎

門真市大字門真1006番地松下電器産業株式会社内

⑲ 出願人 松下電器産業株式会社  
 門真市大字門真1006番地

⑲ 代理人 弁理士 森本義弘

明細書

1. 発明の名称

信号波形記憶装置

2. 特許請求の範囲

1. 既知の周期を有する第1の信号を記憶し、読み出し信号である第2の信号を得る第1の記憶手段と、前記第1の信号と前記第2の信号の差に対応した第3の信号を得る誤差検出手段と、該第3の信号を記憶し、読み出し信号である第4の信号を得る第2の記憶手段と、該第4の信号と前記第2の信号を混合して第5の信号を得る混合手段とを具備し、該第5の信号を波形記憶信号として用いることを特徴とする信号波形記憶装置。

2. 第3の信号を第1の信号の既知周期毎に平均化して記憶する第2の記憶手段を具備したこととを特徴とする特許請求の範囲第1項記載の信号波形記憶装置。

3. 第1の記憶手段で第1の信号を記憶する記憶付けより、第2の記憶手段で第3の信号を記

憶する記憶利得を $\alpha$ 倍 ( $\alpha$ は1以上) 高めて記憶するとともに混合手段において第1の信号に対する第4の信号の混合比を $1/\alpha$ としたことを特徴とする特許請求の範囲第1項または第2項記載の信号波形記憶装置。

4.  $\alpha$ を $2^n$  ( $n$ は1以上の整数) としたことを特徴とする特許請求の範囲第3項記載の信号波形記憶装置。

5. 発明の詳細な説明

本発明はフィードバック制御系の制御信号等の周期的変化を有する信号波形の記憶装置に関する。例えば特願昭54-91868、特願昭54-91870、特願昭54-82288等には、磁気的あるいは光学的記録再生装置における記録、消去、検索(再生)時のディスク状記録媒体脱に伴い発生する機械的偏心等の記録情報トラックのひずみ形状を補償する偏心補償方法が述べられている。これらの偏心補償方法は、ディスク状記録媒体 脱に伴う情報トラックのひずみ(偏心により発生するトラックの曲り)を、このひずみ形状に追従してトラ

ツキング制御を行ない、ひずみ形状に対応したトラッキング制御信号（情報トラック1周を再生するのに要する時間を基本周期とした周期性信号）を得、このトラッキング制御信号を波形記憶装置に記憶し、この波形記憶装置に記憶された信号の読み出し信号により、前記トラッキング制御系を動かして情報トラックのひずみに対応した偏心補償を行なうものである。

本発明は、これら偏心補償等に用いる制御信号の波形記憶装置の高精度化を目的とするものである。

先ず第1図において、静止画像を記録する光学的記録再生装置における偏心補償方法の一例を説明する。第1図において、光源(1)から光ビーム(2)が発せられ、該光ビーム(2)は旋調器(3)により適当な強度にされた光ビーム(2a)となり、ビームスプリッタ(4)、回転鏡(5)を介し撮影対物レンズ(6)に入り、微小スポット径に絞られ、ディスク駆動モータ(7)により回転駆動されるディスク状記録媒体(8)に照射される。このディスク状記録媒体(8)は照射

(2a)

光ビーム(2a)が照射される恐れがある。このため照射する光ビーム(2a)が最小径に絞られる撮影点上にディスク状記録媒体(8)の信号記録面が位置するよう、撮影用対物レンズ(6)を位置制御するための可動コイル(9)が設けられ、この可動コイル(9)は常に周知の撮影点制御方法により制御されている。また、撮影点制御を行なった上に情報トラックのひずみに追従して光ビーム(2a)を走査させるトラッキング制御を行なっているが、このトラッキング制御についても、既に多くの周知な方法が提案されており、詳細な説明は省す。第1図では情報トラックに照射された光ビーム(2a)の反射光(2b)を集め用対物レンズ(6)、回転鏡(5)を介してビームスプリッタ(4)で反射させ、シリンドリカルレンズ(10)を介して光検出部(11)に照射する周知の光学系が構成され、光検出部(11)から光ビーム(2a)のトラッキングずれ量に対応して発生する情報トラックのひずみ形状に対応したトラッキング信号(81)が得られる。このトラッキング信号(81)はトラッキング制御回路(12)に加えられ、信号処理されたトラッキン

(5)

光ビーム(2a)の強度が強いとき媒体の物理的・化学的変化によって光学的性質が変わり、光学的記録が行なえ、更に強くすると光学的消去が可能な周知のアモルファス材料の様なものを用いる。この種の材料では照射光ビーム(2a)の強度が前記記録時より弱いとき記録媒体の物理的・化学的変化はなく、記録も消去も行なわれない。この弱められた光ビームを照射して情報トラックの再生を行なっている。また、ディスク状記録媒体(8)には同心円状に1フレームの静止画像信号が1本の情報トラックに記録されており、前記ディスク駆動モータ(7)は映像信号中のフレーム同期信号に同期回転し、NTSC方式テレビジョン信号の場合 1800 RPM (毎秒30回転)、PALあるいはSECAM方式テレビジョン信号のとき 1500 RPM (毎秒25回転) の回転速度で回転基準信号に同期して回転している。ディスク状記録媒体(8)はディスク駆動モータ(7)により回転駆動され、その平面性の悪さに起因した面振れ等により前記対物レンズ(6)との距離が変化して、充分な微少スポットに絞られない光ビ

(4)

グ制御信号(82)となる。このトラッキング制御信号(82)は波形記憶装置(13)に加えられ、トラック着手方向の位置に対応して情報トラック1周について記憶されるとともに、信号切換スイッチ(8W)のB接点に該波形記憶装置(13)の読み出し信号(83)が加えられる。トラッキング制御時、信号切換スイッチ(8W)はA接点に接続され、回転鏡駆動回路(14)にはトラッキング制御信号(82)が供給され、回転鏡(5)を動かして情報トラックのひずみ形状に追従したフィードバック制御ループを有するトラッキング制御が行なわれている。

さて、トラッキング制御信号(82)は前述したように偏心等に起因して生ずる情報トラックのひずみに対応した情報を持つた信号であり、情報トラック1周を再生する周期、つまりディスク駆動モータ(7)の1回転に要する周期を基本周期とする周期性信号である。この信号(82)を回転鏡駆動回路(14)に加えて回転鏡(5)を動かし、光ビーム(2a)が情報トラックのひずみ形状に追従してディスク状記録媒体(8)の信号記録面上を走査するトラッキング

(6)

制御系が構成されている。また、信号( $B_1$ )と、これを記憶した波形記憶装置の出力信号( $B_2$ )とは等価なものであり、信号切換スイッチ( $BW$ )を直接点に切り換え、信号( $B_1$ )の代りに信号( $B_2$ )を回動鏡駆動回路に加えて回動鏡( $H$ )を励振しても、光ビーム( $2a$ )は情報トラックのひずみ形状に追従してディスク状記録媒体( $8$ )の前記トラッキング制御を行った情報トラック上を走査し、前記ディスク状記録媒体( $8$ )の着脱に伴つて生ずる偏心等に起因した情報トラックのひずみ形状を補償する偏心補償が行なわれる。

この様なトラッキング制御信号を波形記憶し、この記憶した信号によりトラッキング制御系を励振して偏心補償を行う偏心補償方法において、その補償精度は波形記憶装置の記憶精度に依存し、精度の高い補償を行うためには、信号波形記憶装置の記憶精度向上を計らねばならない。

さて、この波形記憶装置として用いられていたもの、例えば特願昭54-91870号に記載した波形記憶装置は、情報トラック1周(ディスク駆動モ

(1)

については特願昭54-91870号に記載されている)きが必需となつて、回路コストの上昇および調整が複雑になる等の欠点を有していた。またこれらの構成向上手段を講じても限界があつた。

本発明はかかる波形記憶装置の欠点に鑑み、2つの記憶手段を設け、第1の記憶手段により波形記憶した信号と読み出し信号との差(第1の記憶手段の波形記憶誤差)を求め、この差信号を第2の記憶手段により記憶して、第1の記憶手段の記憶信号に第2の手段の記憶信号を組合し、第1の記憶手段によって生じる記憶誤差を補正した信号を読み出し信号として用いることにより、簡単な構成で安価な回路部品(高精度でない回路部品)を用いながら誤差の少ない波形記憶装置を提供するものである。

以下図面を用いて本発明の一実施例を図面に基づいて説明する。第2図は例えば前記第1図の波形記憶装置に適用しえるブロック図である。第2図において、波形記憶装置は第1の波形記憶手段 $4$ 、第2の波形記憶手段 $6$ 、差動增幅器 $8$ 、

(2)

一タの1回転に要する期間)において、トラッキング制御信号を記憶する、あるいは何周かにわたつて平均化した記憶を行う等の手段が講ぜられていた。しかし、これらの方では、波形記憶装置に使用するアナログデジタル変換器(以下ADCと略記)、半導体のデジタルメモリ(例えば周辺のランダムアクセスメモリを用い、以下RAMと略記)、デジタル-アナログ変換器(以下DACと略記)等の分解能に起因した量子化誤差、アナログ回路系(ADC,DACを含む)に生ずるオフセット電圧と非線形ひずみ、被記憶信号と記憶信号間に振幅差が生ずる利得誤差、この両信号間に位相差が生ずる位相誤差等の波形記憶精度劣化要因が補正されることなく直接波形記憶誤差となり、記憶精度向上を計るためには上記ADC、DAC、RAMの分解能の向上対策、オフセット電圧の調整、直線性の良いアナログ回路の使用、利得の調整、RAMの読み出しと書き込み時のタイミングをずらして読み出し信号の位相調整を行つて位相誤差を少なくする位相調整(この位相調整

(3)

制御回路等、複合增幅器から成つてゐる。波形記憶手段 $4$ および $6$ は、例えば前記特願昭54-91870号に示したような波形記憶手段でもつて構成可能であり、それぞれ入力信号処理用の低域通過フィルタ $4a$ 、サンプルホールド回路 $4b$ 、ADC $4c$ 、RAM $4d$ 、DAC $4e$ 、出力信号処理用の低域通過フィルタ $6a$ より成つており、制御回路 $4f$ により波形の記憶や読み出しが制御される。

第2図において、第1の波形記憶手段 $4$ は第8回の如く $t_1$ ～ $t_2$ の期間(情報トラック1周を読み出すのに必要な期間)において入力信号である周波性信号( $B_1$ )(情報トラック1周を読み出すのに要する時間を基本周期とする)の波形記憶を行い、過渡時間 $t_2$ ～ $t_3$ を経て $t_3$ 以降第1の読み出し信号( $B_2$ )を得る。この信号( $B_2$ )は、読み出しが増幅器 $8$ に加えられるとともに差動增幅器 $8$ に加えられ、前記信号( $B_1$ )と信号( $B_2$ )の差に対応した出力信号( $B_3$ )が得られる。信号( $B_3$ )と信号( $B_1$ )、( $B_2$ )の関係は次式(1)に示す様な関係となる。

$$B_3 = B_2 - B_1 \quad \dots \dots \dots (1)$$

(4)

そして該信号  $(B_1)$  は第 2 の波形記憶手段時に加えられ、過渡期間  $t_1 \sim t_2$  を経た後  $t_2 \sim t_3$  の期間（情報トランク 1 回を読み出すのに要する期間）において、信号  $(B_1)$  の波形記憶を行い、過渡期間  $t_1 \sim t_2$  を経た後  $t_2$  以降第 2 の読み出し信号  $(B_2)$  を得ている。この信号  $(B_2)$  は読み出されると同時に混合増幅器時に加えられ、前記第 1 の読み出し信号  $(B_1)$  と第 2 の読み出し信号  $(B_2)$  を組合した出力信号  $(B_3)$  を得る。該信号  $(B_3)$  は波形記憶回路の読み出し信号となる。

なお第 2 図において、渡過増幅器時に加える信号を第 1 の波形記憶手段時の出力信号  $(B_1)$  と信号  $(B_2)$  ではなく、混合増幅器の出力信号  $(B_2)$  を信号  $(B_3)$  とともに加え、両者の差信号として信号  $(B_4)$  を得てもよい。ただしこの場合混合増幅器の信号  $(B_2)$  が加わる入力端子を少なくとも第 8 図の  $t_1 \sim t_2$  に至る期間において基底電位（通常零電位）にせねばならない。そして信号  $(B_4)$  を第 2 の波形記憶手段時に記憶した後は、この記憶された信号を読み出し、信号  $(B_3)$  として混合増幅器

00

$$\begin{aligned} A_{40} &= A_{21} - A_{31} = \delta_{11} A_{21} \\ A_{4n} &= A_{2n} - A_{3n} = \delta_{1n} A_{2n} \end{aligned} \quad | \quad \dots \dots \dots \quad (3)$$

となる。この信号  $(B_4)$  を第 2 の波形記憶手段時により記憶し読み出した信号  $(B_3)$  のスペクトラムをそれぞれ直流成分  $A_{40}$ 、基本波成分  $A_{4n}$ 、n 次高周波成分  $A_{4m}$  とすると

$$\begin{aligned} A_{70} &= (1 - \delta_{20}) A_{20} = (1 - \delta_{10}) \delta_{10} A_{20} \\ A_{71} &= (1 - \delta_{21}) A_{21} = (1 - \delta_{11}) \delta_{11} A_{21} \\ A_{7n} &= (1 - \delta_{2n}) A_{2n} = (1 - \delta_{1n}) \delta_{1n} A_{2n} \end{aligned} \quad | \quad \dots \dots \dots \quad (4)$$

となる。ただし  $\delta_{20}$ 、 $\delta_{21}$ 、 $\delta_{2n}$  は各スペクトラムにおける第 2 の波形記憶手段時の有する記憶誤差である。また、波形記憶装置の読み出し信号  $(B_3)$  は信号  $(B_1)$  と信号  $(B_2)$  を組合したものであり、スペクトラムをそれぞれ直流成分  $A_{30}$ 、基本波成分  $A_{3n}$ 、n 次高周波成分  $A_{3m}$  とすると

$$\begin{aligned} A_{30} &= A_{20} + A_{70} = (1 - \delta_{10} \delta_{20}) A_{20} \\ A_{31} &= A_{21} + A_{71} = (1 - \delta_{11} \delta_{21}) A_{21} \\ A_{3n} &= A_{2n} + A_{7n} = (1 - \delta_{1n} \delta_{2n}) A_{2n} \end{aligned} \quad | \quad \dots \dots \dots \quad (5)$$

となり、各スペクトルにおける信号  $(B_3)$  に対する信号  $(B_1)$  の記憶誤差は、第 1 の記憶手段による

00

00 に加えて誤差補正を行なう。この方法を用いると、組合増幅器の入力信号  $(B_3)$  に対する誤差の補正を行える。

さて、第 2 図に示した波形記憶装置時の波形記憶誤差について述べる。被測定信号である周波性信号  $(B_1)$  のスペクトラムをそれぞれ直流成分  $A_{20}$ 、基本波成分  $A_{21}$ 、n 次高周波成分（基本波に対する n 次高周波成分）を  $A_{2n}$  とし、これを記憶した信号  $(B_3)$  のスペクトラムをそれぞれ直流成分  $A_{30}$ 、基本波成分  $A_{31}$ 、n 次高周波成分  $A_{3n}$  とすると

$$\begin{aligned} A_{30} &= (1 - \delta_{10}) A_{20} \\ A_{31} &= (1 - \delta_{11}) A_{21} \\ A_{3n} &= (1 - \delta_{1n}) A_{2n} \end{aligned} \quad | \quad \dots \dots \dots \quad (2)$$

となる。ただし  $\delta_{10}$ 、 $\delta_{11}$ 、 $\delta_{1n}$  は各スペクトラムにおける第 1 の波形記憶手段時の有する記憶誤差である。また (2) 式の關係より信号  $(B_2)$  と信号  $(B_3)$  の差である信号  $(B_4)$  は、そのスペクトラム成分をそれぞれ直流成分  $A_{40}$ 、基本波成分  $A_{4n}$ 、n 次高周波成分  $A_{4m}$  とすると

$$A_{40} = A_{20} - A_{30} = \delta_{10} A_{20} \quad | \quad 02$$

記憶誤差と第 2 の記憶手段による記憶誤差（1 より小さい）を掛け合せたものとなり、非常に小さな値にまで軽減できる。例えば  $\delta_{10}$ 、 $\delta_{11}$  とともに  $8\% = 0.08$  のとき  $A_{30}$  の有する記憶誤差  $\delta_{10} \cdot \delta_{11}$  は  $0.08 \times 0.08 = 0.0064 = 0.09\%$  となる。また  $A_{20}$ 、 $A_{21}$  についても同様である。

例えば第 1 図に示した偏心補償に第 2 図に示した波形記憶装置を用いる場合、最大偏心量を  $\pm 100 \mu\text{m}$  とし、波形記憶装置で生じる許容誤差を  $\pm 0.1 \mu\text{m}$  以内とすると、波形記憶装置の有する記憶誤差が  $\pm 0.1\%$  ( $= \pm \frac{1}{1000}$ ) 以下の微少誤差の装置を用いなければならない。しかし、誤差補正を行なわない波形記憶装置においては、前記した分解能ひずみ、ドリフト振幅誤差、位相誤差等を考慮したとき上記  $\pm 0.1\%$  以下の誤差に抑制することは至難の業である。しかしながら、本発明を適用すれば第 1、第 2 の波形記憶手段各々が単独に有する誤差が大きくとも、第 1 の波形記憶手段によつて発生する記憶誤差を第 2 の記憶手段によつて補正するため、記憶装置の最終的誤差は相乗効果に

00

より前記した各々の波形記憶装置の有する誤差が8%程度であっても計配許容値±0.1%を容易に達成できる。実際には差動増幅器および混合同増幅器においても誤差が発生し、これが波形記憶装置の記憶誤差に加算される。しかし、これらは特別高精度で高価な部品を使用せずとも市販されている汎用演算増幅器を用いて0.1%以下の高精度なものが容易に実現できる。

また第2図において、信号( $B_0$ )は、 $B_0 = B_2 - B_3$ にしたとき信号( $B_1$ )あるいは信号( $B_2$ )と比較するため一般に低レベルの信号となる。このため、第2の波形記憶手段のADC回路が有する分解能を有効活用すべく差動増幅器回路に利得をもたらす $B_0 = \alpha \cdot (B_2 - B_3)$ ( $\alpha$ は1以上)とした信号( $B_0$ )を第2の波形記憶手段により記憶し、その読み出した信号を混合同増幅器回路で混合同する際、混合同増幅器回路の有する信号( $B_2$ )の利得に対し、 $1/\alpha$ の利得で混合同すれば、等価的に波形記憶装置の分解能を向上させることができる。例えばADC回路、DAC回路、およびRAM回路の分解能を8ビットとし、

48

ツチ( $W_2$ )をC接点に接続し、該C接点から被記憶信号( $B_2$ )（第2回回路の周閉性信号）が入力される時は、第1の波形記憶手段は入力信号処理用の低域通過フィルタ回路、サンプルホールド回路回路、ADC回路、RAM回路、DAC回路、出力信号処理用の低域通過フィルタ回路による構成となり、第1の波形記憶手段による波形記憶動作時RAM回路と加算器回路は動作しない。該構成の第1の波形記憶手段により被記憶信号( $B_2$ )を記憶し、読み出した信号( $B_2$ )を被記憶信号( $B_2$ )とともに差動増幅器回路に供給して両者の差に対応した信号( $B_0$ )を得る。該信号( $B_0$ )が第1の波形記憶手段による記憶誤差となる。次に、誤差記憶を行なうべく切換スイッチ( $W_2$ )をD接点に接続し、信号( $B_0$ )を入力する時は、入力信号処理用の低域通過フィルタ回路、サンプルホールド回路回路、ADC回路を介してデジタル信号( $B_0$ )に変換し、（このときRAM回路は読み出しモードとなり、信号( $B_0$ )の記憶を行なわない）この変換した信号( $B_0$ )をRAM回路に記憶する第2の波形記憶手段が形成される。記憶終了後RAM

49

前記差動増幅器回路の利得 $\alpha$ を $\alpha = 16$ にすれば、波形記憶装置の分解能として12ビットのものが得られる。この分解能を向上させる方法は差動増幅器回路の利得のみならず、入力信号処理用の低域通過フィルタ回路、サンプルホールド回路回路、ADC回路に至る系の利得により実現してもよく、読み出し信号( $B_1$ )を $1/\alpha$ にする手段としては、DAC回路や出力信号処理用の低域通過フィルタ回路の利得、あるいは信号( $B_1$ )に対する混合同増幅器回路の利得により実現可能である。

第2回においては、独立した波形記憶手段を2個用いた例について説明したが、第4回に記す様に入力信号処理用の低域通過フィルタ回路（第2回の回路）、サンプルホールド回路回路、（第2回の回路）、ADC回路（第2回の回路）、DAC回路（第2回の回路）、出力信号処理用の低域通過フィルタ回路（第2回の回路）を第1および第2の波形記憶手段において共用し、回路の簡略化を計つてもよい。

この際例えば、第1の波形記憶手段は切換スイッチ

50

回路およびRAM回路のそれそれに対応したアドレスに記憶されている信号( $B_1$ )および( $B_0$ )を読み出して加算器回路に加え、両者を加算したデジタル信号( $B_{10}$ )をRAM回路に記憶する。このときRAM回路に記憶されている第1の波形記憶手段による波形記憶信号は、第1および第2の波形記憶手段による波形記憶手段の加算結果であるデジタル信号( $B_{10}$ )に書きかえられ、この書きかえ終了後のRAM回路の読み出し信号( $B_{10}$ )は信号( $B_{10}$ )と等しくなり、第1および第2の波形記憶手段による波形記憶信号を加算したものと等しくなる。加算および加算結果のRAM回路への記憶を全記憶データ（情報トラック1周相当のデータ）について行つた後、RAM回路に記憶された加算結果であるデジタル信号を読み出す。このRAM回路の読み出し加算信号( $B_{10}$ )はDAC回路出力信号処理用の低域通過フィルタ回路を経て信号( $B_1$ )となる。また読み出し加算信号( $B_{10}$ )は第1の波形記憶手段による記憶結果と信号( $B_1$ )の記憶結果の加算されたものであり、第1の波形記憶手段による記憶誤差を補正したものとなり、信号( $B_1$ )

51

278

として誤差補正のなされた記憶精度の良い信号が得られる。尚、制御回路は以上説明した第4図における各回路の制御を行っている。

また、第4図に示した実施例においても、第2回同様、波形記憶回路の分解能を上げるために差動増幅器の利得を $\alpha$ 倍( $\alpha$ は1以上)にして信号( $\theta_1$ )をRAM回路に記憶し、これを加算器回路に加算する時点でRAM回路の読み出し信号( $\theta_0$ )に対しRAM回路の読み出し信号( $\theta_0'$ )の桁を下げる $1/\alpha$ にし加算してもよい。加算器回路においてデジタル信号である信号( $\theta_0'$ )と信号( $\theta_0$ )の加算を行うため前記 $\alpha$ を $2^n$ ( $n$ は1以上の整数)に設定すると加算時の信号処理が簡単となる。この際、RAM回路、DAC回路の有する分解能をADC回路、RAM回路より高くする必要がある。例えば $\alpha=16(=2^4)$ としたときADC回路およびRAM回路の分解能を8ビット、RAM回路およびDAC回路の分解能を12ビットにし、加算器回路において信号( $\theta_0$ )の最高位に対し信号( $\theta_0'$ )の最高位を4ビットずらして(下げる)加算する。

44

これをデジタル-アナログ変換して、アナログ情報として読み出しを行う波形記憶装置のみならず、電荷伝送素子の様なアナログメモリを用いた波形記憶装置にも適用できる。そして、波形記憶手段の数は少なくとも2個必要であり、2個以上有するものについても本発明の基本思想である誤差補正を行うものであれば、本発明の適用範囲に入る。

また、第4図に記したRAM回路はレジスタでも代用でき、信号( $\theta_1$ )をADC回路でデジタル変換する毎にレジスタに蓄え、これを同時に加算器回路に加え、信号( $\theta_0$ )との加算結果をRAM回路に加えてもよい。

第2回、第4回の第1および第2の波形記憶手段の有するサンプルポイント数(被記憶信号の1周期中において、信号をサンプリングして記憶するサンプル数)が異つてもよい。更に第4図に示したADC、DACを共用した波形記憶装置において、第1の波形記憶手段の有するRAMと第2の記憶手段の有するRAMの記憶結果を加算するとき、その加算結果を別の第3のRAMに記憶し、

45

更に、信号( $\theta_1$ )は周期性の信号であるが、例えば第1回に示したトラッキング制御信号( $\theta_1$ )の様な信号の場合、情報トラックのひずみを示す周期性の信号成分の他に、装置の振動等により発生する非周期性の信号成分も含まれる。この非周期性信号成分の記憶は偏心補償を行うとき有害であり、この非周期成分の記憶を防止すべく第2の波形記憶手段により、複数回記憶を行い、この結果を平均化して第1の波形記憶手段の記憶結果と混合し、偏心補償に用いても良い。

また、第2回、第4回において、RAM回路およびRAM回路、回路同一の集積回路内の異なるアドレスのものを用いても良い。例えば1024ポイントの記憶を行うとき2048番地の容量を有するRAMを使用し、0～1023番地にはRAM回路に入るべき情報を記憶し、1024～2047番地にRAM回路に入るべき情報を記憶しても良い。

更に本発明の適用範囲としては、第2回、第4回の様なアナログ-デジタル変換を行つて得られたデジタル情報を半導体メモリに記憶し、こ

46

この第3のRAMの記憶結果をDACによりアナログ信号に変換して誤差補正を行つた波形記憶信号を得てもよい。この場合、独立した3つのRAMを用いなくとも、前記3つのRAMの記憶容量の和と等しいもしくはより大きな記憶容量を有する1つのRAMによりこれらの記憶動作を行わせてもよい。

また、第1の波形記憶手段回路、第2の波形記憶手段回路はそれぞれの有する波形記憶精度が良好となるよう設定もしくは設計することが望ましい。例えば第2回、第4回の実施例において、入出力の信号処理用に使用する低域通過フィルタによる位相ずれに起因した位相誤差等は、RAMのアドレス書き込み時よりも読み出し時においてより進んだタイミングに設定すれば、位相誤差を極端でき、精度向上を計れる。このRAMのアドレス書き込み時よりも読み出し時において進ませる時間(RAMのR/Wのアドレスのタイミング)は、入出力の信号処理に使用する低域通過フィルタの位相特性に対応して定めねばならず、第1および第2

47

の波形記憶手段において、入出力の信号処理用の低域通過フィルタの特性が異なる場合、前記RAMのR/Wのアドレスのタイミングも各々のフィルタの特性に合せて別々の値に設定する必要がある。

尚、本発明のデジタル信号処理動作をマイクロコンピュータと呼ばれる電子計算機システムにより行わせてもよい。

また、本発明のADCもしくは複数のADCを備え、複数の入力信号の波形記憶を行う波形記憶装置にも適用可能である。

そして、本発明は偏心補償用の波形記憶装置以外にも被記憶信号が既知の周期性を有するものであれば適用可能であり、偏心補償に用いる場合も第1回の光学的ディスク以外の磁気的あるいは静電容量的記録再生を行う記録あるいは再生媒体を有する装置、ディスク以外のテープ、シート、ドラム状等の形状を有する記録もしくは再生媒体を有する装置、偏心円以外の記録軌跡をもつて情報トラックの記録が行われる装置、情報トラックに記録される情報の種類あるいは記録時における記

録情報の種類、トラッキング制御手段等に關係なく通用し得る。

以上本発明によれば、安価な回路素子（高精度を必要としない回路素子）を用い、かつ簡単な調整で精度の高い波形記憶装置を提供できるものである。

#### 4. 図面の簡単な説明

第1回は記録媒体の偏心補償を行う波形記憶装置の一例を示すブロック図、第2回は本発明の一実施例を示すブロック図、第3回はその動作タイミングを示すタイミング図、第4回は本発明の別の実施例を示すブロック図である。

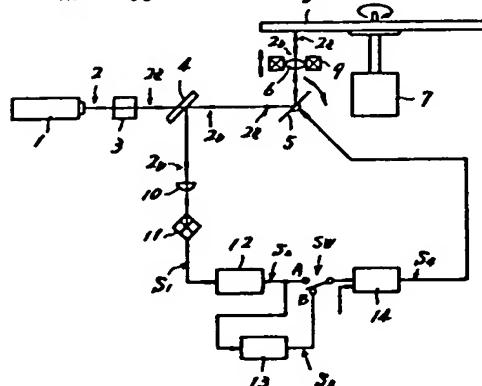
(8)…記録媒体、(9)…トラッキング制御回路、(10)…波形記憶装置、(11)…回転駆動回路、(12)…第1および第2の波形記憶手段、(13)…差動増幅器、(14)…混合増幅器、(15)…低域通過フィルタ、(16)…サンプルホールド回路、(17)…ADC、(18)…DAC、(19)…低域通過フィルタ、(20)…RAM、(21)…加算器

代理人 森本義弘

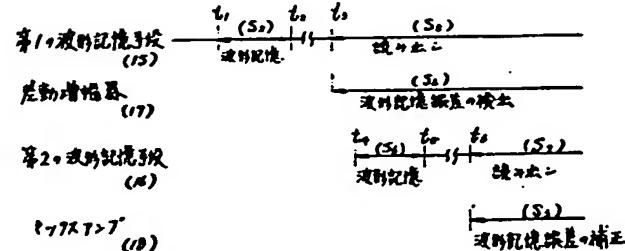
04

05

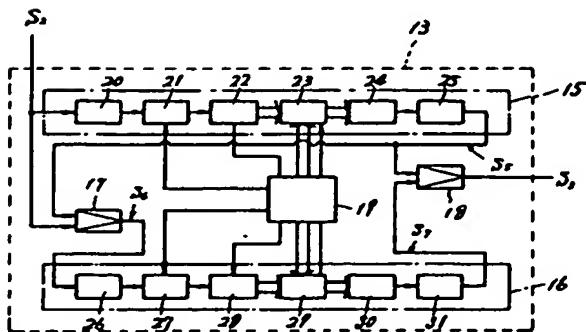
第1回



第3回



第2回



第4回

